

УДК 621.3.049.774.3:681.586.69

РАЗРАБОТКА СТРУКТУРЫ МИКРОМОЩНОГО БИКМОП-ЭЛЕМЕНТА С ПОВЫШЕННОЙ УСТОЙЧИВОСТЬЮ К ТИРИСТОРНОМУ ЭФФЕКТУ**В.А. БЕЛОУС***(Белорусский государственный университет, Минск);***А.В. СИЛИН, В.С. СЯКЕРСКИЙ***(Научно-производственное объединение «Интеграл», Минск)*

Представлено разработанное новое конструктивно-схемотехническое решение базового микро-мощного БиКМОП-логического элемента, позволяющее повысить устойчивость к эффекту «защелкивания» без увеличения площади кристалла за счет оригинального конструктивно-технологического решения. Для гарантированного исключения возникновения тиристорного эффекта в предложенном БиКМОП-элементе необходимо поддерживать определенное соотношение между величинами омических сопротивлений двух введенных в структуру дополнительных областей.

Исследования экспериментальных образцов тестовой БиКМОП-микросхемы, спроектированной на основе конструктивно-технологического решения, подтвердили факт повышения устойчивости к включению тиристорной структуры во всем диапазоне входных и питающих напряжений.

По результатам проведенных исследований и технологических испытаний разработанные на основе предложенной конструкции библиотеки топологических решений БиКМОП-элементов, реализующих стандартные логические функции, введены в САПР разрабатывающих подразделений НПО «Интеграл».

Введение. Одним из основных недостатков КМОП логических элементов, используемых в современных цифровых и аналоговых микросхемах, является наличие тиристорного эффекта, известного среди разработчиков как эффект «защелкивания». Для снижения влияния этого эффекта, приводящего к отказам функционирования микросхем, используются различные конструктивно-схемотехнические и технологические методы [1, 2]. К сожалению, использование этих методов в БиКМОП-элементах, содержащих как биполярные, так и КМОП элементы на одном кристалле, сопряжено с рядом ограничений и не всегда обеспечивает достижение положительного эффекта. В тех же случаях, когда этот эффект достигается, приходится жертвовать дополнительной площадью кристалла, что уменьшает степень интеграции и увеличивает стоимость микросхемы.

Так, наличие дополнительных (по сравнению с КМОП-транзисторами) $n-p-n$ -транзисторов и токозадающих резисторов в БиКМОП-элементе, кроме увеличения площади, приводит к появлению эффекта защелкивания при увеличенных амплитудах выбросов напряжений и импульсов тока в шинах питания и общей шине, обусловленных высокими выходными токами $n-p-n$ -транзисторов.

Основная часть. Нами разработано новое конструктивно-схемотехническое решение базового микро-мощного БиКМОП логического элемента (рис. 1, а), позволяющее повысить устойчивость к эффекту «защелкивания» без увеличения площади кристалла, за счет оригинального конструктивно-технологического решения. Элемент содержит:

- МОП-транзисторы VT1...VT3;
- два выходных биполярных $n-p-n$ -транзистора VT4, VT5;
- токоограничивающий резистор R1 в цепи базы VT5.

На рисунке 1, б представлена эквивалентная электрическая схема этого же элемента, но уже с включением реально существующих в объеме полупроводника паразитных элементов, «запускающих» механизм защелкивания при протекании по шинам питания коммутлируемых выходных токов нагрузки. На рисунке показаны также паразитные транзисторы VT6 $p-n-p$ -типа и VT7 $n-p-n$ -типа, формирующие тиристорную структуру, непосредственно ответственную за эффект «защелкивания».

Эквивалентный резистор R_{S1} представляет собой распределенное омическое сопротивление области n -типа, соединяющей карман p -канального транзистора с шиной питания U_{cc} . Этот резистор подключен параллельно переходу эмиттер – база паразитного $p-n-p$ -транзистора VT6 тиристорной структуры. Именно через эту область, обозначенную как R_{S1} , протекает ток заряда емкости нагрузки БиКМОП элемента, необходимый для увеличения (или сохранения) быстродействия элемента при его переключении из состояния логического «0» в «1» и наоборот.

Физическая сущность данного решения заключается в том, что при выборе (расчете) определенных, ниже сформированных условий, величина протекающего через R_{S1} тока при заряде/разряде емкости нагрузки C не позволит создать величину падения напряжения, необходимую для отпирания р-п-р-транзистора и включения тиристорной структуры.

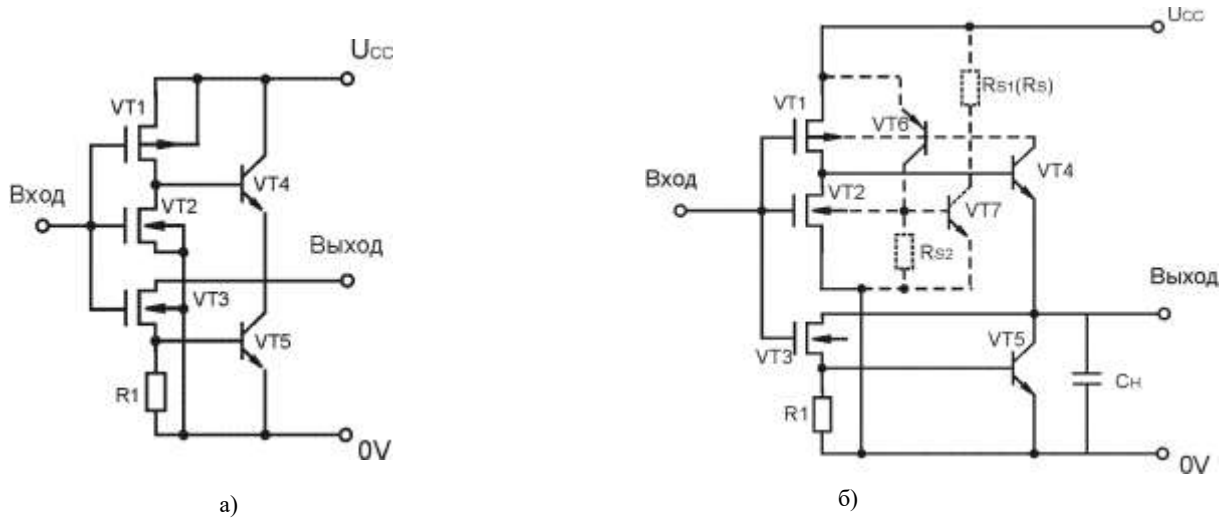


Рис. 1. Стандартная эквивалентная схема БикМОП элемента (а) и эквивалентная схема с выделением паразитных элементов тиристорной цепи (б)

На рисунке 2 представлен эскиз вертикальной структуры предложенного элемента; на рисунке 3 – эскиз его топологического решения в планарной плоскости.

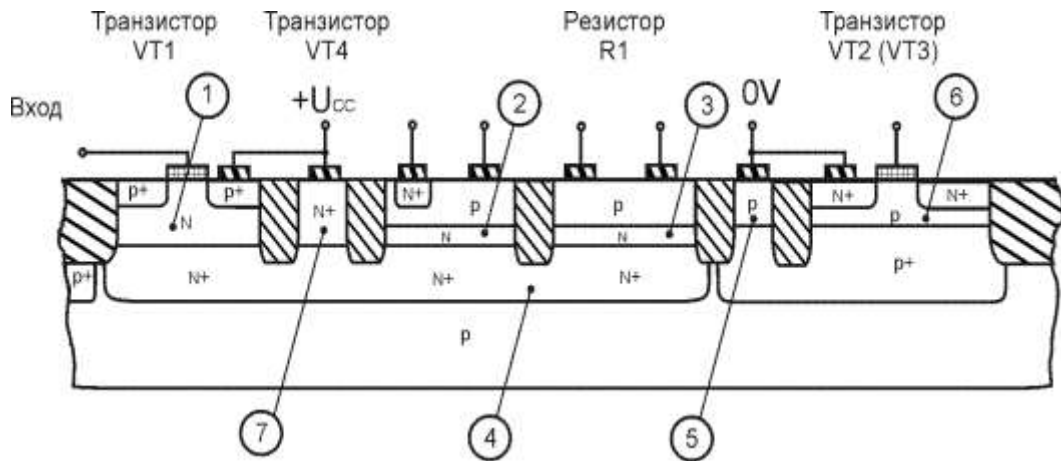


Рис. 2. Эскиз структуры БикМОП-элемента с повышенной устойчивостью к тиристорному эффекту

В областях р-типа {6} (см. рис. 2) сформированы n-канальные транзисторы VT2 и VT3; в областях n-типа со «скрытым» слоем n⁺-типа {4} сформированы соответственно р-канальный транзистор VT1 {1}, резистор R1 {3} и п-р-п-транзистор VT4 (VT5).

В конструкции элемента в полупроводниковых областях n-типа, обозначенных цифрами 1...3, с р-канальным МОП транзистором VT1, п-р-п-транзистором VT4 и резистором R1, которые сформированы над общим скрытым слоем N⁺-типа 4, выводение омического контакта к которому на планарную поверхность кристалла осуществляется посредством первой дополнительно введенной в структуру элемента области 5 n-типа проводимости. Эта область формируется непосредственно под металлизацией шины питания и соединена с ней.

Полупроводниковые области р-типа 6 с n-канальными транзисторами VT2(VT3) сформированы над общим скрытым слоем р⁺-типа, который выводится на планарную поверхность кристалла посредством

второй дополнительно введенной p^+ -области 7, размещенной под металлизацией общей шины 0V и соединенной с ней.

Формирование одного общего скрытого слоя N^+ -типа для трех компонентов схемы (VT1, VT4 и R1) позволяет использовать для контакта к нему только одну область 7 N^+ -типа вместо трех (см. рис. 2), как это делается в известных решениях. Кроме того, подобное решение обеспечивает выполнение сразу трех функций:

- 1) подключение области 1 кармана VT1 к шине питания;
- 2) подключение источника питания U_{CC} к коллектору VT4;
- 3) обеспечение обратного смещения области кармана резистора R1.

Очевидно, что это позволяет существенно уменьшить площадь БикМОП-элемента за счет исключения ранее требовавшихся двух контактов к скрытому слою 4 N^+ -типа.

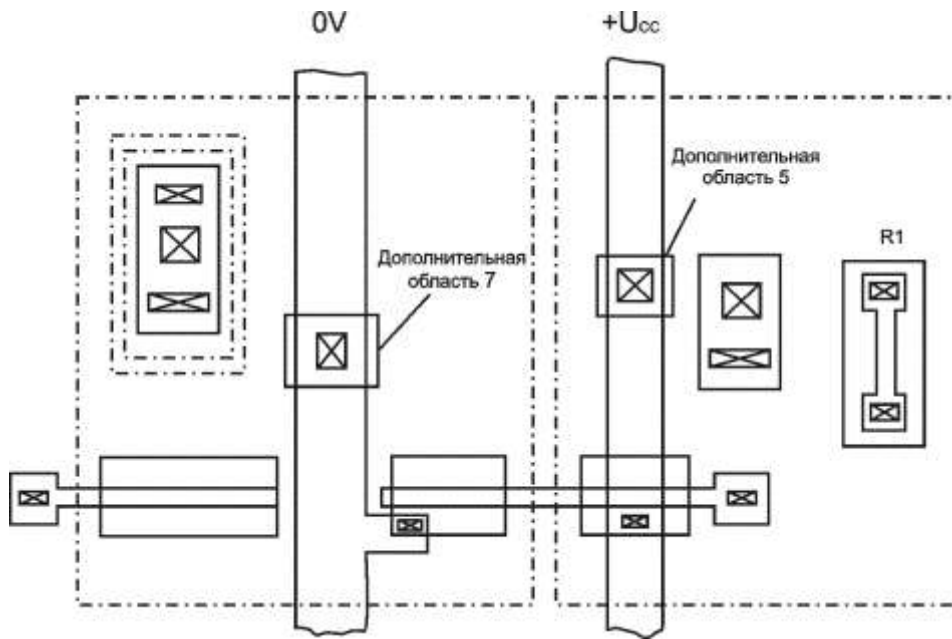


Рис. 3. Эскиз топологии БикМОП-элемента с повышенной устойчивостью к тиристорному эффекту

Как видно из эквивалентной электрической схемы (см. рис. 1, б), омическое сопротивление второй дополнительной p^+ -области {7} подключено параллельно переходу эмиттер – база паразитного $p-n-p$ - транзистора VT6 тиристорной структуры и именно через это сопротивление протекает увеличенный выходной ток заряда емкости нагрузки в процессе переключения БикМОП-элемента.

Используя результаты анализа, описывающие механизм включения тиристорной структуры [2, 3], легко вывести выражение для расчета предельного значения величины этого резистора, при котором тиристорный эффект ещё не будет проявляться:

$$R_{S \max} = \frac{U_{ПСК}^p}{I_C^p \cdot \beta_N}, \quad (1)$$

где $U_{ПСК}^p$ – прямое падение напряжения на переходе сток – карман p -МОП-транзистора VT1; I_C^p – ток стока транзистора VT1; β_N – коэффициент усиления тока базы $n-p-n$ -транзистора VT4.

Только в случае превышения величины $R_{S \max}$ при заданных $U_{ПСК}^p$, I_C^p и β_N паразитные транзисторы включаются, вводя БикМОП-элемент в нерабочее состояние.

Выражение (1) является необходимым, но не достаточным условием «подавления» тиристорного эффекта. Необходимо учитывать и влияние на работу элемента второй дополнительной области.

Для гарантированного исключения возникновения тиристорного эффекта в предложенном БикМОП-элементе необходимо поддерживать определенное соотношение между величинами омических сопро-

тивлений двух введенных в структуру дополнительных областей 5 и 7 (р и N⁺-типов) – должно обеспечиваться выполнение следующего соотношения:

$$\left(\beta_N^{VT4} \cdot I_{C\text{МАКС}}^{VT1} - \frac{U_{\text{ПИК}}^p}{R_{S1}} \right) \beta_p^{VT6} \cdot R_{S2} < U_{\text{ПИК}}^n, \quad (2)$$

где β_N^{VT4} – коэффициент усиления тока базы VT4; $I_{C\text{МАКС}}^{VT1}$ – максимальное значение тока стока VT1 при максимальных уровнях напряжения на затворе и стоке; R_{S1} – омическое сопротивление области 5 n-типа;

R_{S2} – омическое сопротивление дополнительной области 7 p-типа; β_p^{VT6} – коэффициент усиления тока базы паразитного транзистора p-n-p (исток p-МОП транзистора – n-карман p-МОП транзистора – p-карман n-канального транзистора); $U_{\text{ПИК}}^p$, $U_{\text{ПИК}}^n$ – прямое падение напряжений «исток – карман» соответственно p-канального и n-канального транзисторов.

Заключение. Исследования экспериментальных образцов тестовой БиКМОП-микросхемы, спроектированной на основе данного конструктивно-технологического решения, подтвердили факт повышения устойчивости к включению тиристорной структуры во всем диапазоне входных и питающих напряжений.

По результатам проведенных исследований и технологических испытаний разработанные на основе предложенной конструкции библиотеки топологических решений БиКМОП-элементов, реализующих стандартные логические функции, введены в САПР разрабатывающих подразделений НПО «Интеграл».

ЛИТЕРАТУРА

1. Колпаков, А.И. Устранение защелкивания в драйверах фирмы International Rectifier / А.И. Колпаков // Chip News. – 2005. – № 5.
2. Колпаков, А.И. Схемотехнические способы борьбы с защелкиванием в каскадах с IGBT транзисторами / А.И. Колпаков // Chip News. – 2005. – № 6.
3. Расчет надежности интегральных схем по конструктивно-технологическим данным / М.И. Горлов [и др.]. – Воронеж: ВГУ, 1996. – 9 с.

Поступила 03.05.2007