

УДК 681.325.36

## НОВЫЕ СХЕМОТЕХНИЧЕСКИЕ МЕТОДЫ МИНИМИЗАЦИИ ЭНЕРГОПОТРЕБЛЕНИЯ БИПОЛЯРНЫХ АНАЛОГОВЫХ МИКРОСХЕМ

В. С. СЯКЕРСКИЙ  
(НПО «Интеграл», Минск)

*Изложены решения проблемы энергопотребления и надежности в современной радиоаппаратуре. Представлен разработанный и реализованный в конкретных ИМС ряд новых схемотехнических методов снижения величин энергопотребления биполярных аналоговых ИМС. Данные технические решения использованы в микросхемах, выпускаемых в серийном производстве НПО «Интеграл».*

Проблема снижения энергопотребления современной радиоэлектронной аппаратуры приобрела острую актуальность в связи с дальнейшим развитием процессов микроминиатюризации, возросшим требованием к надежности, к длительности автономной работы промышленной и бытовой аппаратуры.

Как известно, величина средней мощности потребления микросхемы определяет рабочую температуру кристалла и непосредственно влияет на длительность автономной работы радиоэлектронных устройств [1].

Современные малогабаритные источники питания имеют ограничения по величине пиковой мощности и допустимые температурные перегрузки.

Особенно остро эта проблема стоит для биполярных микросхем, традиционно обладающих большой по сравнению с КМОП ИМС величиной средней рассеиваемой мощностью.

Нами разработан и реализован в конкретных ИМС ряд новых схемотехнических методов снижения величины энергопотребления биполярных аналоговых ИМС, основанных на введении в конструкцию ИМС новых элементов и цепей обратной связи.

Рассмотрим реализацию предложенных методов на примере ИМС стабилизатора напряжения и быстродействующего дифференциального усилителя -типовых представителей аналоговых ИМС.

В современных источниках питания радиоэлектронной аппаратуры широко используются различные типы стабилизаторов напряжения как положительной, так и отрицательной полярности. Уменьшение величины рассеиваемой ими мощности является актуальной технической задачей, поскольку уровень рассеивания мощности во многом определяет значение основных надежностных характеристик блоков питания.

На рисунке 1 представлено новое, не имеющее зарубежных аналогов схемотехническое решение стабилизатора напряжения, где эффект уменьшения рассеиваемой мощности достигается за счет введения дополнительных элементов и новых связей, ограничивающих максимальную величину выходного тока стабилизатора в режиме короткого замыкания по выходу.

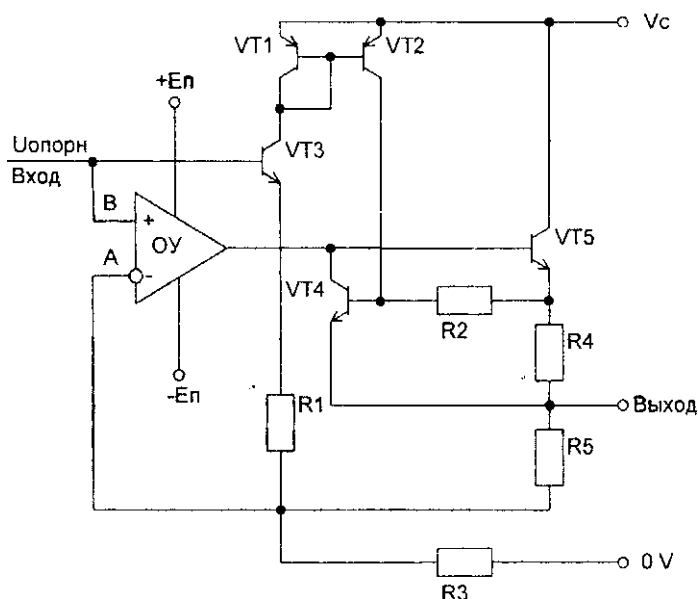


Рис. 1. Эквивалентная электрическая схема стабилизатора напряжения с пониженной мощностью потребления

В базовую известную конструкцию [2] введено токовое зеркало на транзисторах VT1, VT2, n-p-n - транзистор VT3 и резистор R1. Особенностью этого технического решения является тот эффект, что в режиме короткого замыкания по выходу дополнительный транзистор VT3 отпирается, его коллекторный ток «отражается» токовым зеркалом и обеспечивает увеличение тока коллектора VT4, что в итоге приводит к уменьшению выходного тока стабилизатора в широких пределах применения входного напряжения стабилизатора.

Проведем анализ работы предложенной схемы. Так, в рабочем режиме стабилизатора посредством обратной связи операционного усилителя потенциал инвертирующего входа ( $U_A$ ) поддерживается равным потенциалу инвертирующего ( $U_B$ ) входа:

$$U_A = U_B = U_{оп}. \quad (1)$$

Выходное напряжение стабилизатора в этом случае будет определяться соотношением:

$$U_{вых} = U_{оп} + \left(1 + \frac{R5}{R3}\right), \quad (2)$$

где  $U_{оп}$  – величина выходного напряжения источника опорного напряжения;  $R5$  и  $R3$  – величины резисторов  $R3$  и  $R5$ .

При выполнении условия (1) транзистор VT3 будет заперт и выходной ток токового зеркала  $I_{T3}$  отсутствует. При увеличении выходного тока напряжение на резисторе R4 возрастает, транзистор VT4 открывается и ограничивает выходной ток на уровне

$$I_{вых\max} = \frac{U_{эб4}}{R4}, \quad (3)$$

где  $I_{вых\max}$  – максимальное значение выходного тока стабилизатора в рабочем режиме;  $U_{эб4}$  – напряжение прямосмещенного эмиттерного перехода транзистора VT3;  $R4$  – величина сопротивления резистора R4.

Поскольку величину падения напряжения на резисторе R2 легко можно обеспечить на уровне, значительно меньшем величины  $U_{эб4}$ , будет справедливо следующее выражение:

$$U_{R2} \leq \frac{I_{вых\max}}{\beta_3 \beta_4} R2 \leq U_{эб4} \quad (4)$$

где  $R2$  – величина резистора R2;  $\beta_3 \beta_4$  – коэффициенты усиления по току в схеме с общим эмиттером триггеров VT4, VT5.

В режиме короткого замыкания выходное напряжение стабилизатора стремится к нулю, транзистор VT3 открывается и его коллекторный ток  $I_{K3}$  «отражается» токовым зеркалом VT1-VT2:

$$I_{K3} = \frac{U_{оп} - U_{эб3}}{R1} \approx I_0, \quad (5)$$

где  $I_0$  – выходной ток токового зеркала VT1-VT2;  $U_{эб3}$  – напряжение прямосмещенного эмиттерного перехода транзистора VT3;  $R1$  – номинал резистора R1.

В свою очередь выходной ток токового зеркала втекает в базу транзистора VT4 и протекает через резистор R2, при этом справедливо соотношение:

$$I_0 = I_{R2} + I_{Б4}, \quad (6)$$

где  $I_{R2}$  – ток, протекающий через R2;  $I_{Б4}$  – базовый ток транзистора VT4.

Возрастание коллекторного тока VT4 приводит к уменьшению величины выходного тока стабилизатора в режиме короткого замыкания.

Величина тока базы VT4 определяется соотношением:

$$I_{Б4} \leq \frac{I_{вых\max}}{\beta_4 \beta_5} = \frac{U_{эб4}}{R4 \beta_4 \beta_5}. \quad (7)$$

Поскольку практически всегда выполняется соотношение

$$I_{Б4} \ll I_0, \quad (8)$$

то максимально значение выходного тока в режиме короткого замыкания  $I_{\text{ВЫХ}}^{K3}$  легко можно определить из соотношения:

$$U_{\text{ЗБЗ}} = I_0 R2 + I_{\text{ВЫХ}}^{K3} R4; \tag{9}$$

$$\Delta I_{\text{ВЫХ}} = I_{\text{ВЫХ}}^{K3} - I_{\text{ВЫХ}}^{K3} = I_0 \frac{R2}{R4}. \tag{10}$$

Из сравнения выражений (3) и (9) следует, что максимальное значение выходного тока в режиме  $K3$  уменьшается.

Таким образом, снижение величины выходного тока стабилизатора напряжения обеспечивает в широком диапазоне выходные напряжения, легко регулирует выбросом номиналов резисторов R2...R4, приводит к существенному уменьшению величины рассеиваемой мощности и, соответственно, увеличению надежности микросхемы.

Дифференциальные усилители - наиболее широко используемый тип аналоговых микросхем. Схемотехнические решения дифференциальных усилителей достаточно хорошо изучены и являются базовыми для построения аналоговых устройств.

Задача минимизации рассеиваемой мощности для этого класса аналоговых ИС является достаточно сложной ввиду высоких требований, предъявляемых к их системе статических и динамических параметров, совокупность которых определяется принятой системой стандартов.

Нами предложен новый способ уменьшения рассеиваемой мощности при одновременном достижении дополнительного положительного результата - уменьшения численного значения входного тока смещения в широком рабочем диапазоне изменения входного дифференциального сигнала.

На рисунке 2 представлена эквивалентная электрическая схема дифференциального усилителя (ДУ), поясняющая механизм реализации нового метода минимизации рассеиваемой мощности.

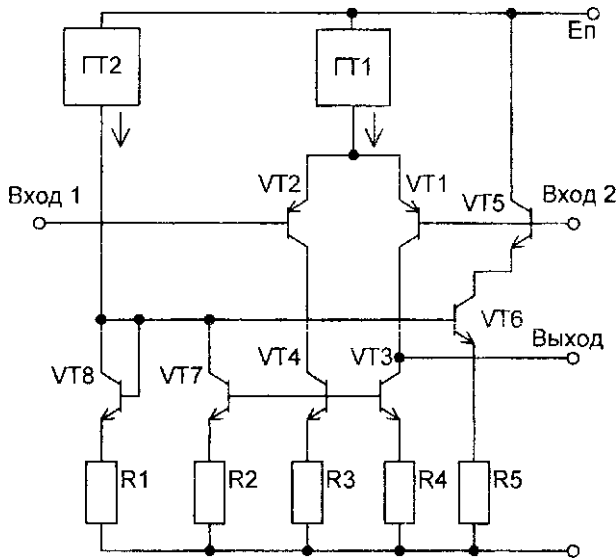


Рис. 2, Эквивалентная электрическая схема ДУ с цепью минимизации выходного тока смещения

Сущность метода заключается в обеспечении компенсации входного тока смещения по инвертирующему входу в широком диапазоне применения входного дифференцируемого сигнала. Поставленная цель достигается включением в состав базовой схемы дополнительных элементов и электрических связей - это дополнительный генератор тока ГТ2, два транзистора VT7, VT8 и два резистора R1, R2.

Усовершенствованная схема усилителя работает следующим образом: при большом уровне входного дифференциального сигнала коллекторные токи VT1 и VT2 существенно различаются по абсолютной величине:  $I_{K1} \neq I_{K2}$ . Ток базы VT1 определяется выражением:

$$I_{B1} = \frac{I_{K1}}{\beta}, \tag{11}$$

где  $\beta$  - коэффициент усиления по току в схеме с общим эмиттером входного транзистора VT1.

Как правило, в базовых схемотехнических решениях ДУ величины резисторов  $R3 = R4$ ,  $R1 = R2$ , поэтому коллекторный ток первого дополнительного транзистора VT7  $I_{K7}$  будет равен току коллектора VT2:  $I_{K7} = I_{K2}$ . Тогда через второй дополнительный транзистор VT8 и введенный в схему резистор R4 будет протекать ток

$$I_{K8} = I_{ГГ2} - I_{K2}, \quad (12)$$

где  $I_{ГГ2}$  – выходной ток дополнительного генератора тока ГТ2.

Величина коллекторного тока нагрузочного транзистора VT6 определим из выражения:

$$I_{K6} = \frac{I_{ГГ2} - I_{K2}}{R5} R1, \quad (13)$$

где  $R1$  и  $R5$  – номиналы R1 и R5 соответственно.

Величина входного тока смещения по инвертирующему входу  $I_{ВХ}^{ИНВ}$  будет определяться разностью базовых токов транзисторов VT1 и VT5 ( $I_{B1}$  и  $I_{B5}$  соответственно):

$$I_{ВХ}^{ИНВ} = I_{B1} - I_{B5} = \frac{I_{K1}}{\beta1} - \frac{I_{ГГ2} - I_{K2}}{\beta5} \frac{R5}{R1}, \quad (14)$$

где  $\beta5$  – коэффициент усиления по току в схеме с общим эмиттером компенсирующего транзистора VT5. В простейшем случае токи генераторов ГТ1 и ГТ2 равны между собой, тогда

$$I_{ГГ1} = I_{K2} = I_{K1}. \quad (15)$$

Легко показать, что в случае выбора номиналов резисторов  $R1$  и  $R5$ , удовлетворяющих соотношению

$$\frac{R5}{R1} = \frac{\beta5}{\beta1}, \quad (16)$$

входной ток смещения по инвертирующему входу будет равен нулю.

Поскольку при наиболее распространенном способе применения ДУ его инвертирующий вход обычно соединен с шинами «земли» или опорного напряжения, а инвертирующий вход - с источником сигнала, то предложенное техническое решение позволяет как снизить величину рассеиваемой мощности, так и существенно улучшить надежность и электрические характеристики ДУ за счет исключения механизма, известного как «дрейф нуля».

Компьютерное моделирование и результаты экспериментальных исследований ДУ, спроектированные с помощью данного технического решения, подтвердили достижение положительного эффекта - фактическое снижение мощности потребления в диапазоне температур  $-10\text{ }^{\circ}\text{C} \dots +70\text{ }^{\circ}\text{C}$  составило от 7 до 12 % по сравнению с аналогами.

Данное техническое решение использовано в микросхемах серии, выпускаемых в серийном производстве НПО «Интеграл», и введено в базу данных библиотечных элементов САПР предприятия.

### Выводы

Предложенные новые схемотехнические методы минимизации энергопотреблением, основанные на введении в конструкцию биполярных аналоговых микросхем дополнительных элементов и цепей обратной связи, позволяют снизить среднюю величину мощности потребления на 7... 12 % и могут быть рекомендованы для использования при модернизации различных типов ИМС стабилизаторов напряжения и дифференциальных усилителей.

### ЛИТЕРАТУРА

1. С.А. Ефименко, А.В. Прибыльский, А.В. Силин, В.С. Сякерский, В.В. Ким // Электронная промышленность. - 1996. - №4. - С. 17 - 18.
2. Ifenry Shu-hung Chung. // IEEE Transactions on Power Electronics. 1994. Vol. 9, № 2. - P. 206 - 212.
3. Thomas C. Ho. // IEEE Transactions on Microwave Theory and Techniques. - 1993. - Vol. 41, № 12. - P. 2289-2294.